



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **05030772 A**(43) Date of publication of application: **05.02.93**

(51) Int. Cl.

H02P 5/00
G11B 15/467(21) Application number: **03182671**(71) Applicant: **SHARP CORP**(22) Date of filing: **23.07.91**(72) Inventor: **NAKAI TOSHIBUMI**(54) **SERVO CONTROLLER**

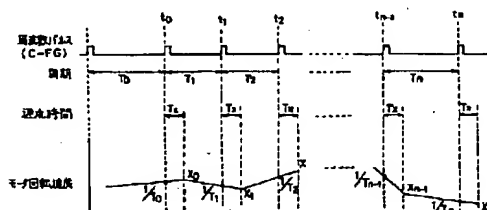
motor increases and linking is prevented.

(57) Abstract:

COPYRIGHT: (C)1993,JPO&Japio

PURPOSE: To make a quick servo lead-in possible and to prevent linking by outputting a control signal through conducting an extrapolation correction corresponding to the change of the rotational speed of a servomotor due to a time lag from the point of time, when a pulse signal is applied, until the control signal is outputted.

CONSTITUTION: Whenever a capstan frequency pulse C-FG is applied at the timing of t_0 - t_n , an interruption handling routine is practiced and the period T_0 - T_n of the frequency pulse C-FG is calculated. The inverse number $1/T_0$ - $1/T_n$ of the period corresponds to the speed of a capstan-driving motor. This is a speed at the timing of t_0 - t_n and a control signal is actually outputted later by T_x than said timing. Therefore, the estimated speed X_n of the motor is obtained by extrapolation and a controlled variable is determined on the basis of the estimated speed. As a result, a servo controlled variable accurately corresponding to the speed X_n at the point of time, when the controlled variable is outputted actually, is obtained so that the lead-in speed of the



(19)日本国特許庁(JP)

(12)公開特許公報(A)

(11)特許出願公開番号

特開平5-30772

(43)公開日 平成5年(1993)2月5日

(51)Int.Cl.⁵

H 0 2 P 5/00

G 1 1 B 15/467

識別記号

X 7315-5H

D 8110-5D

庁内整理番号

F I

技術表示箇所

審査請求 未請求 請求項の数1(全 5 頁)

(21)出願番号 特願平3-182671

(22)出願日 平成3年(1991)7月23日

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 中井 俊文

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

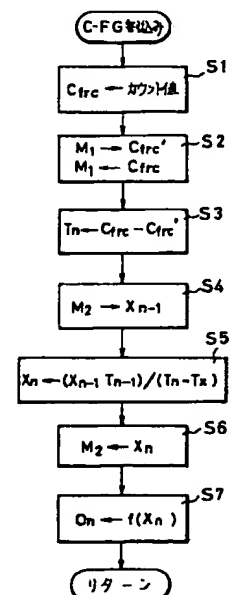
(74)代理人 弁理士 川口 義雄 (外1名)

(54)【発明の名称】 サーボ制御装置

(57)【要約】

【目的】 素早いサーボ引き込みが可能であり、またモータのリングングを引き起さず安定したサーボ制御を行うことのできるサーボ制御装置を提供する。

【構成】 サーボモータ25、27の実際の回転速度に対応する周波数を有するパルス信号を出力する周波数ジェネレータ28、29と、周波数ジェネレータ28、29からのパルス信号に応じてサーボモータ制御用の制御信号を演算して出力するCPU11とを備えたサーボ制御装置。CPU11は、パルス信号が印加された時点からサーボモータ25、27の制御信号を出力するまでの時間遅れ T_x によるサーボモータの回転速度の変化分に対応する外挿補正を行って制御信号を出力する。



【特許請求の範囲】

【請求項1】 サーボモータの実際の回転速度に対応する周波数を有するパルス信号を出力するパルス発生手段と、該パルス発生手段からのパルス信号に応じて該サーボモータ制御用の制御信号を出力する演算手段とを備えたサーボ制御装置であって、前記演算手段は、前記パルス信号が印加された時点からサーボモータの制御信号を出力するまでの時間遅れによる該サーボモータの回転速度の変化分に対応する外挿補正を行って制御信号を出力するように構成されていることを特徴とするサーボ制御装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、サーボモータの実際の回転速度情報に応じてサーボモータの回転速度制御を行うサーボ制御装置に関する。

【0002】

【従来の技術】 DAT（デジタルオーディオテープレコーダ）、VTR（ビデオテープレコーダ）等のサーボモータ、即ち、回転ヘッドドラム駆動用のサーボモータ、キャプスタン駆動用のサーボモータ、及びテープリール駆動用のサーボモータ、やその他の一般的なサーボモータを制御する場合、モータの実際の回転速度情報を表す信号を得てサーボ制御することが行われる。モータの回転速度情報を表す信号としては、回転系に取り付けられた1つ又は複数の磁極等をセンサ（周波数ジェネレータ）で感知することにより、1回転の間に1回又は複数回発生するパルス信号が用いられる。このようなパルス信号の間隔から回転周波数を算出し、これと制御目標周波数とを比較して両者のずれからサーボモータの制御信号が作成される。

【0003】 サーボモータの制御信号として、AC（交流）モータの場合はPWM（パルス幅変調）回路等を用いて作成したアナログ波形信号が例えば用いられ、DC（直流）モータの場合はPWM回路やD/A（デジタル／アナログ）回路等を用いて作成したアナログ電圧信号が用いられる。

【0004】

【発明が解決しようとする課題】 上述したとき従来のサーボ制御装置によると、周波数ジェネレータからのパルス信号の間隔から回転周波数を算出し、これと制御目標周波数とを比較するのみでサーボモータの制御信号が算出されるため、次のとき不都合が生じる。

【0005】 即ち、ハードウェアで演算を行うにせよソフトウェアで演算を行うにせよ、周波数ジェネレータよりパルス信号を得てからサーボモータの制御信号を算出するまでに必ず時間遅れが生じ、パルス信号が得られた時点にその時の回転速度に適した制御信号を出力することは不可能である。一般的に、ハードウェアによるサーボ制御の場合はその時間遅れをかなり小さく保つことが

可能である。しかしながら、近年開発が進むソフトウェアによるサーボ制御の場合は加減算の他に乗算等のかなり時間のかかる演算を含んでいるため遅延量は無視できないかなりの大きさとなってしまう。

【0006】 このため、出力される制御信号はパルス信号が得られた時点での最適な制御値であり、制御信号を実際に出力している時点での最適値とは異なった値となる。その結果、サーボの引き込み速度が低下する、モータの回転速度が収束せず、その振幅が級数的に振動するリングングを引き起こしたりしてサーボの安定状態の維持が困難となる等の問題が生じてしまう。

【0007】 従って本発明は、素早いサーボ引き込みが可能であり、またモータのリングングを引き起こさず安定したサーボ制御を行うことのできるサーボ制御装置を提供するものである。

【0008】

【課題を解決するための手段】 本発明によれば、サーボモータの実際の回転速度に対応する周波数を有するパルス信号を出力するパルス発生手段と、このパルス発生手段からのパルス信号に応じてサーボモータ制御用の制御信号を出力する演算手段とを備えたサーボ制御装置であって、この演算手段は、パルス信号が印加された時点からサーボモータの制御信号を出力するまでの時間遅れによるサーボモータの回転速度の変化分に対応する外挿補正を行って制御信号を出力するように構成されているサーボ制御装置が提供される。

【0009】

【作用】 パルス信号が印加された時点からサーボモータの制御信号を出力するまでの時間遅れについては、同一の演算を行う場合は演算時間が一定であるのであらかじめ知ることができる。この遅れ時間の間のサーボモータの回転速度の変化分を外挿計算によって補正して予測しその予測速度に応じた制御信号を出力する。これにより、制御信号がリアルタイムで出力されることとなり、モータの引き込み速度が非常に速くなり、リングングを引き起こさず安定したサーボ制御を行うことができる。

【0010】

【実施例】 以下図面を用いて本発明の実施例を詳細に説明する。

【0011】 図2は本発明の一実施例としてVTRのサーボ制御装置の構成を概略的に示すブロック図である。

【0012】 同図において、10はサーボ制御用のマイクロコンピュータを示している。このマイクロコンピュータ10は、CPU11、ROM（リードオンリメモリ）12、及びRAM（ランダムアクセスメモリ）13の他に、PPG（プログラマブルパターンジェネレータ）14、FRC（フリーランカウンタ）キャプチャ回路15、駆動パルス発生回路16、シリアルデータの入出力変換を行うためのSIO（シリアルインタフェースユニット）17、タイマ／カウンタ18、A/Dコンバータ19、及び汎用入出力ポ

ート20を有しており、これらが内部バス21を介して互いに接続されている。

【0013】このマイクロコンピュータ10には、VTRの回転ヘッドドラム22、CTL（コントロール）ヘッド23、駆動回路24を介してキャプスタン駆動用モータ25、駆動回路26を介して回転ヘッドドラム駆動用モータ27、キャプスタンの周波数ジェネレータ28、回転ヘッドドラム22の周波数ジェネレータ29、回転ヘッドドラム22のバルスジェネレータ30、及び水晶発振子31等が接続されている。

【0014】PPG14は、種々の信号パターン、例えば、回転ヘッドドラム22のヘッドスイッチングパルスH SW、図示しないヘッドアンプの制御信号HAMP、CTLヘッド23の記録コントロール信号REC-CTL、疑似垂直同期信号FV、オーディオヘッドスイッチングパルスA-H SW等のパターンを発生するものであるが、本発明と直接的に関係しないため詳しい説明を省略する。

【0015】FRCキャプチャ回路15は、フリーランカウンタを中心に構成されており、キャプスタンの周波数ジェネレータ28から印加されるキャプスタン周波数パルスC-FG、回転ヘッドドラム22の周波数ジェネレータ29から印加されるドラム周波数パルスD-FG、回転ヘッドドラム22のバルスジェネレータ30から印加されるドラムパルスD-PG、CTLヘッド23から印加される再生コントロール信号PL-CTL、さらに垂直同期信号V SYNCのエッジのタイミングを検出してその時のフリーランカウンタの内容をラッチする。従って各モータの実際の回転位置がこのフリーランカウンタの計測値として表されることとなり、ラッチされた計測値はCPU11に印加される。上述の周波数ジェネレータ28又は29は、キャプスタン駆動用モータ25又は回転ヘッドドラム駆動用モータ27の実際の回転速度を検出するためのものであり、本発明のバルス発生手段に相当する。

【0016】CPU11は、FRCキャプチャ回路15から与えられるフリーランカウンタの計測値を用いて演算を行い、最終的にモータの制御信号を駆動バルス発生回路16へ出力する。このCPU11は本発明の演算手段に相当する。

【0017】駆動バルス発生回路16はデューティ制御回路であり、CPU11から与えられた制御量に応じて、キ*

$$X_1 = \{ (1/T_0 - 1/T_1) (T_1 + T_x) \} / T_1$$

ここで T_x は、キャプスタン周波数パルスC-FGの立上がりから、その立上がりの計測値を使って演算処理を行い最終的にサーボモータの制御信号を出力するまでに要する遅れ時間に相当する値であり、本実施例では常に一定の値を用いている。

【0028】次のステップS6では、格納位置 M_2 に今回求めたキャプスタン駆動用モータ25の予測速度に対応す

*キャプスタン駆動用モータ25及び回転ヘッドドラム駆動用モータ27の回転速度及び位相を制御するPWM（パルス幅変調）信号を作成し、駆動回路24及び駆動回路26へそれぞれ出力する。これによってキャプスタン駆動用モータ25及び回転ヘッドドラム駆動用モータ27がサーボ制御されることとなる。

【0018】A/Dコンバータ19は、調整用データ、キャプスタンセンサからの信号、及びメカニズムセンサからの信号等を入力するために設けられている。

10 【0019】汎用入出力ポート20は、リールセンサからの信号を入力すると共にキャプスタン制御信号及びメカニズム制御信号等を出力する。

【0020】図1は、キャプスタン駆動用モータ25の制御量を演算するためにCPU11が実行する割り込みルーチンのフローチャートである。この割り込みルーチンは、周波数ジェネレータ28から印加されるキャプスタン周波数パルスC-FGの立上がりエッジで起動される。

【0021】まずステップS1において、その時のFRCキャプチャ回路15のフリーランカウンタのカウント値をラッチして C_{frc} とする。

【0022】次のステップS2において、RAM13の所定格納位置 M_1 より前回の割り込み処理時におけるフリーランカウンタのカウント値 C_{frc}' を読み出し、今回のフリーランカウンタのカウント値 C_{frc} をこの格納位置 M_1 へ格納する。

【0023】次いでステップS3において、キャプスタン周波数パルスC-FGのその時の周期に対応する値 T_n を $T_n = C_{frc} - C_{frc}'$ から算出する。

【0024】次のステップS4では、RAM13の所定格納位置 M_2 より前回の割り込み処理時に求めたキャプスタン駆動用モータ25の予測速度に対応する値 X_{n-1} を読み出す。

【0025】次いでステップS5において、キャプスタン駆動用モータ25の予測速度の今回の値 X_n を次式から算出する。

【0026】

$$X_n = \{ (X_{n-1} - 1/T_n) T_n \} / (T_n - T_x) \\ = (X_{n-1} T_n - 1) / (T_n - T_x)$$

ただし、初期値 X_1 は次式の通りとする。

【0027】

る値 X_n を格納する。

【0029】次いでステップS7において、予測速度値 X_n を用いてキャプスタン駆動用サーボモータ25の制御信号 O_n を次式から算出してその値を駆動バルス発生回路16へ出力する。

$$【0030】 O_n = f(X_n)$$

ここで $f(X_n)$ は、サーボモータの予測速度 X_n から

そのサーボモータの制御出力を算出するための当業者にとって良く使われている関数である。この関数は、サーボループによってそれぞれ異なる値となり、システム、モータ、サーボゲイン等に応じて設定される。

【0031】その後、CPU11はこの割り込みルーチンから元のルーチンへリターンする。図3は、キャプスタン周波数パルスC-FG、パルスC-FGの周期に対応する値 T_n 、遅れ時間 T_x 、キャプスタン駆動用モータ25の予測速度に対応する値 X_n の関係を表すタイミングチャートである。

【0032】 t_0 、 t_1 、…、 t_{n-1} 、 t_n のタイミングでキャプスタン周波数パルスC-FGが印加され、図1の割り込みルーチンがその都度実行される。これにより、周波数パルスC-FGの周期 T_0 、 T_1 、…、 T_{n-1} 、 T_n が算出される。これら周期 T_0 、 T_1 、…、 T_{n-1} 、 T_n の逆数 $1/T_0$ 、 $1/T_1$ 、…、 $1/T_{n-1}$ 、 $1/T_n$ がキャプスタン駆動用モータ25の速度に対応することとなる。しかしながら、これらの速度は t_0 、 t_1 、…、 t_{n-1} 、 t_n のタイミングにおける速度値であり、実際にキャプスタン駆動用モータ25の制御信号が演算されて出力されるにはこれから時間 T_x だけ遅れることとなる。従って、本実施例では、時間 T_x 後のキャプスタン駆動用モータ25の予測速度 X_n を前述の1次の外挿式、 $X_n = (X_{n-1} T_n - 1) / (T_n - T_x)$ により算出しているのである。

【0033】その結果、実際に制御量が出力される時点での速度 X_n に正確に対応したサーボ制御量が得られ、モータの引き込み速度が非常に速くなり、リングングを引き起さず安定したサーボ制御を行うことができる。

【0034】以上はキャプスタン駆動用モータ25のサーボ制御についての説明であるが、本実施例では回転ヘッドドラム駆動用モータ27も全く同様にサーボ制御される。ただし、本発明はキャプスタン駆動用モータ25又は回転ヘッドドラム駆動用モータ27のどちらか一方のみが上述のようにサーボ制御されてもよい。さらにまた、VTRのサーボ制御装置のみならず、DATのサーボ制御装置、その他のシステムのサーボ制御装置に用いても良い。

【0035】また、演算処理等による遅れ時間 T_x について、上述の説明では常に一定であるとしているが、これは互いに異なる可変のもの、一定のパターンで同一の値が現れるものであってもよい。

【0036】外挿式についても、上述の実施例では1次

式を用いているが2次以上の外挿式も適用可能であることは明らかである。

【0037】

【発明の効果】以上詳細に説明したように本発明によれば、サーボモータの実際の回転速度に対応する周波数を有するパルス信号を出力するパルス発生手段と、このパルス発生手段からのパルス信号に応じてサーボモータ制御用の制御信号を出力する演算手段とを備えたサーボ制御装置であって、この演算手段は、パルス信号が印加された時点からサーボモータの制御信号を出力するまでの時間遅れによるサーボモータの回転速度の変化分に対応する外挿補正を行って制御信号を出力するように構成されているので、素早いサーボ引き込みが可能であり、またモータのリングングを引き起さず安定したサーボ制御を行うことのできるサーボ制御装置を提供することができる。

【図面の簡単な説明】

【図1】本発明の一実施例における割り込みルーチンのフローチャートである。

【図2】図1の実施例におけるサーボ制御装置の構成を概略的に示すブロック図である。

【図3】図1の実施例における種々の演算値の関係を表すタイミングチャートである。

【符号の説明】

10 マイクロコンピュータ

11 CPU

12 ROM

13 RAM

14 PPG

15 FRCキャプチャ回路

16 駆動パルス発生回路

17 SIO

18 タイマ/カウンタ

19 A/Dコンバータ

20 汎用入出力ポート

21 内部バス

22 回転ヘッドドラム

23 CTLヘッド

24、26 駆動回路

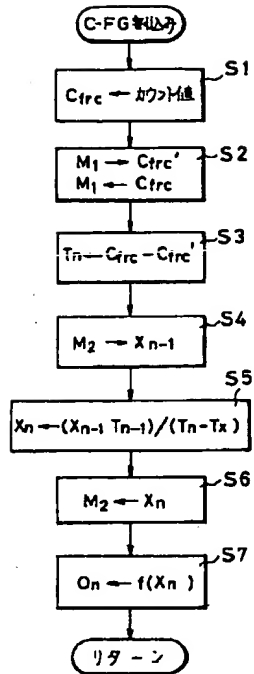
25 キャプスタン駆動用モータ

27 回転ヘッドドラム駆動用モータ

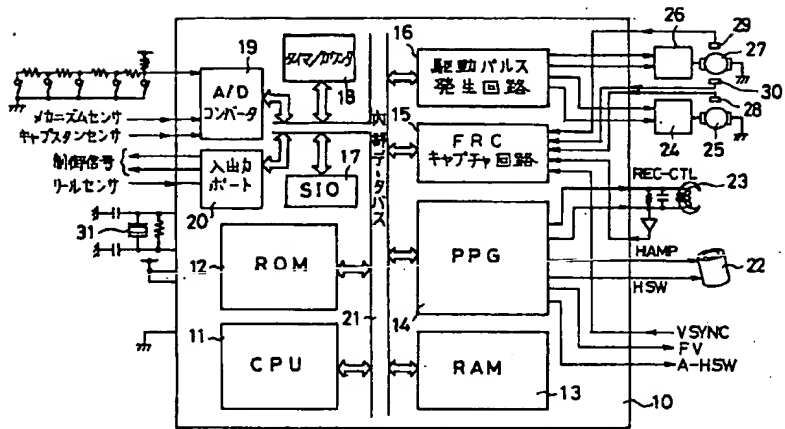
28、29 周波数ジェネレータ

30 パルスジェネレータ

【図1】



【図2】



【図3】

